



FSC-BT1026X

蓝牙 5.1 双模模块数据手册

版本 1.1

深圳市飞易通科技有限公司保留随时对其产品，文档和服务进行更正，修改和其他更改的权利。客户在下订单前应获取最新的相关信息。为了最大限度地降低客户产品风险，客户应提供适当的设计和
操作保障。未经深圳市飞易通科技有限公司的书面许可，禁止以任何形式复制，转让，分发或存储本文档中的部分或全部内容

修订记录

版本	日期	记录	
1.0	2021/1/9	初始版本	Marsh
1.1	2021/03/25	更新版本	Marsh

联系我们

深圳市飞易通科技有限公司

邮箱: sales@feasycom.com

Tel: 86-755-27924639

邮编: 518000

地址:深圳市宝安区西乡金海路汇潮科技大厦 20 楼 2004-2005 室

目录

1. 介绍.....	5
2. 可选版本.....	6
3. 一般规格.....	6
4. 硬件规格.....	8
4.1 框图和引脚定义图.....	8
4.2 引脚定义说明.....	9
5. 物理接口.....	11
5.1. 电源.....	11
5.2 复位.....	11
5.3 电池充电.....	12
5.4 通用模拟 IO.....	12
5.5 通用数字 IO.....	12
5.6 RF 接口.....	13
5.7 串行接口.....	13
5.7.1 UART 接口.....	13
5.7.2 I ² C 接口.....	14
5.7.3 USB 接口.....	15
5.8 LED 驱动.....	15
5.9 AUDIO 接口.....	16
5.9.1 音频输入输出.....	16
5.9.2 音频编解码接口.....	16
5.9.3 麦克风偏置发生器.....	20
5.9.4 线路输入.....	20
5.9.5 输出级.....	21
5.9.6 I ² S 接口.....	21
5.10 编程和调试接口.....	23
6. 电气特性.....	24
6.1 绝对最大额定值.....	24
6.2 推荐工作条件.....	24
6.3 输入/输出端子特性.....	24
6.3.1 数字.....	24
6.3.2 电池充电.....	25
6.3.3 USB.....	26
6.3.4 LED 驱动器.....	26
6.4 立体声编解码器.....	26
6.4.1 模数转换器.....	26
6.4.2 数模转换器.....	27
6.5 附加 ADC.....	27
6.6 麦克风偏置发生器.....	28
6.7 功耗(待定).....	28
7. MSL 和 ESD 保护.....	29

7.1 USB 静电放电抗扰度	30
8. 推荐的温度回流曲线.....	30
9. 机械细节.....	31
9.1 机械细节	31
10. 硬件设计建议	32
10.1 焊接建议	32
10.2 布局指南(模块内置天线)	32
10.3 布局指南(外部天线)	33
10.3.1 天线连接和接地平面设计	33
11. 产品包装信息	34
11.1 默认包装	34
11.2 包装盒(可选)	35
12. 应用原理图	36

深圳市飞易通科技有限公司
FEASYCOM

1. 介绍

概述

FSC-BT1026X是一个蓝牙5.1双模模块系列，包括FSC-BT1026A，FSC-BT1026B，FSC-BT1026C，FSC-BT1026D。它提供了完全兼容经典蓝牙（BR/EDR）和低功耗蓝牙（BLE）的系统，可用于蓝牙音频和数据通信。

FSC-BT1026X采用了高度集成的SoC蓝牙芯片，集成了超低功耗DSP，应用处理器，嵌入式闪存，高性能立体声编解码器，电源管理子系统，I2S，LED驱动器和ADC I/O等子系统。具有闪存的双核体系结构使制造商可以轻松地使用新功能对其产品进行差异化开发，而无需延长开发周期。

默认情况下，FSC-BT1026X模块配备了功能强大且易于使用的飞易通固件。飞易通固件使用户能够通过串行接口将简单的ASCII命令传递给模块以访问蓝牙功能，就像蓝牙调制解调器一样。

因此，FSC-BT1026X为想要将蓝牙无线技术集成到其设计中的开发人员提供了理想的解决方案。

特点

- 蓝牙V5.1双模
- 120 MHz Qualcomm® Kalimba™音频DSP
- 32MHz应用处理器
- 系统固件处理器
- 灵活的QSPI闪存可编程平台
- 先进的音频算法
- 高性能24-bit立体声音频接口
- 数字和模拟麦克风接口
- I²S/PCM，SPDIF（仅FSC-BT1026A，FSC-BT1026B）数字音频
- aptX，aptX HD，aptX Low Latency（仅FSC-BT1026B，FSC-BT1026D）
- SBC和AAC音频解码
- UART，I2C，SPI，PIO，AIO，USB2.0控制接口
- 集成PMU：用于系统/数字电路的双SMPS，集成锂离子电池充电器
- 板载天线，支持外接天线
- 符合RoHS
- 工作温度范围为-40° C至+ 85° C

应用

- 蓝牙音箱
- 蓝牙音乐盒
- 蓝牙耳机
- 汽车音响应用
- USB音频

2. 可选版本

型号	描述	模块图片
FSC-BT1026A	芯片: QCC3021 蓝牙版本: V5.1	
FSC-BT1026B	芯片: QCC3031 蓝牙版本: V5.1 支持: aptX	
FSC-BT1026C	芯片: QCC3024 蓝牙版本: V5.1	
FSC-BT1026D	芯片: QCC3034 蓝牙版本: V5.1 支持: aptX	

3. 一般规格

表 1: 一般规格

类别	特征	详情
无线规范	芯片	QCC3021(FSC-BT1026A) QCC3031(FSC-BT1026B) QCC3024(FSC-BT1026C) QCC3034(FSC-BT1026D)
	蓝牙版本	蓝牙 5.1 双模 (BR/EDR 和 LE)
	频段	2.402 - 2.480 GHz
	发射功率	+9 dBm (最大)
	接收灵敏度	-96.0 dBm (典型) $\pi/4$ DQPSK 接收灵敏度 -89.0 dBm (典型) 8DPSK 接收灵敏度 -100dBm (典型) BLE 1M/s 接收灵敏度
		可供应用的实时数字化 RSSI
	原始数据速率	3 Mbps (经典蓝牙 - BR/EDR)
主机接口和外设	UART 接口	TX, RX, CTS, RTS
		可复用为 GPIO
		默认 115200,N,8,1
		波特率范围: 1200 bps 至 921600 bps

		5,6,7,8 数据位字符
		最多 20 个 IO 口
GPIO		O/P 驱动强度 (2, 4, 8, or 12 mA)
		上拉电阻 (33 KΩ) 控制
	I ² C 接口	1 个主端 I ² C 接口. 最高 400 kbps
	SPI 接口	具有读取访问禁用锁定的 SPI 调试和编程接口
	ADC 接口	模拟输入电压范围: 0~ 1.854V 支持单个 10 位 ADC
	USB 接口	1 个通道 (从 GPIO 总配置) 1 个全速 (12Mbps)
音频编解码器		SBC 和 AAC 音频编解码器, aptX, aptX HD, aptX Low Latency TrueWireless Stereo (TWS), 允许将两个设备配置为立体声对 可配置信号检测以触发事件
		1 组多达 10 级扬声器参数均衡器
		6 组多达 5 级用户参数均衡器的音乐增强功能
		压缩扩展器可压缩或扩展音频的动态范围
		后期母带处理可提高 DAC 保真度
		具有交叉功能的 I ² S/PCM 输出
		USB 音频
		具有线路输入的立体声音频 ADC, 立体声音频 DAC
		支持的采样率为 8、16、32、44.1 和 48 kHz, 96KHz 192KHz(输入)
		麦克风信噪比: 92 dB
		麦克风 THD+N: 0.004%
		耳机信噪比: 101dBA (典型)
	耳机 THD+N: 0.0042%	
	耳机输出: 30mW (0dBFS, 32Ω 负载)	
	立体声分离 (串扰): -80dB (最小)	
协议	BR/EDR	SPP (串行端口配置文件) -最高 600 Kbps 支持 A2DP / AVRCP / HFP / HSP / HOGP / PBAP / SPP 等协议
	Bluetooth Low Energy	GATT Central 和 Peripheral-支持定制 同时支持 BR / EDR 和 BLE
最大连接数	BR/EDR	多达 7 个从连接
	Bluetooth Low Energy	作为从设备时支持 1 个连接, 作为主设备时支持最多 5 个连接
固件升级		Via UART (待定)
		USB (待定)
		OTA
		SPI
电源电压	电源	VDD_IO: 1.7-3.3V; VBAT_IN: 2.8V~ 4.3V
功耗		最大峰值电流 (TX 功率 @ + 8dBm TX) : 78mA
		深度睡眠-<1mA (待定)
物理	尺寸	13mm(W) X 26.9mm(L) X 2.2mm(H); 焊盘间距 1mm
温度	工作	-40°C to +85°C
	存储	-40°C to +105°C
其它	无铅	无铅且符合 RoHS

保修	一年
湿度	10% ~ 90% 非冷凝
MSL 等级	等级 3
ESD 等级	人体放电模式: Class 2 2kV 机器放电模式: Class III 500 V

4. 硬件规格

4.1 框图和引脚定义图

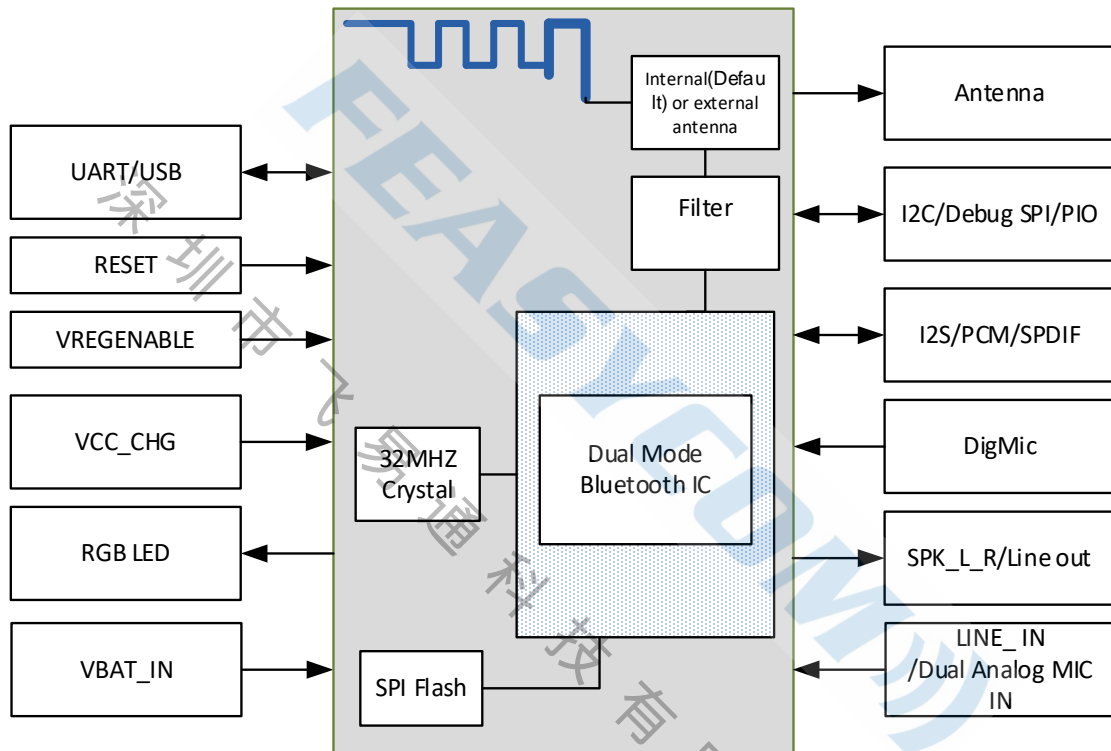


图 1: 框图

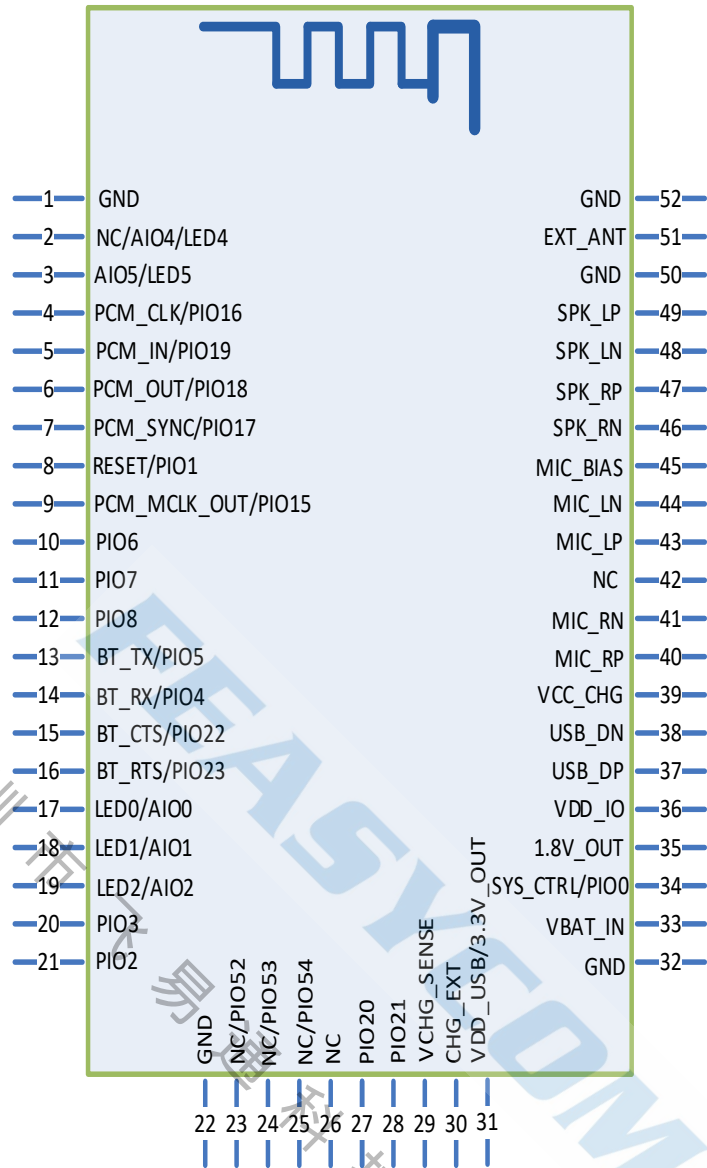


图 2:FSC-BT1026X 引脚定义

4.2 引脚定义说明

表 2: 引脚定义

引脚	引脚名称	类型	引脚说明	注释
1	GND	GND	电源地	
2	NC AIO4 LED4	NC I/O O	NC(FSC-BT1026A/B) 通用数字/模拟输入或开漏输出 复用: LED 输出 (FSC-BT1026C/D)	
3	AIO5/LED5	I/O	通用数字/模拟输入或开漏输出 复用: LED 输出	
4	PCM_CLK/PIO16	I/O	数字音频时钟信号 复用: 可编程输入/输出	
5	PCM_IN/PIO19	I/O	数字音频输入 复用: 可编程输入/输出	
6	PCM_OUT/PIO18	I/O	数字音频输出	

			复用：可编程输入/输出
7	PCM_SYNC/PIO17	I/O	数字音频同步信号 复用：可编程输入/输出
8	RESET/PIO1	I/O	系统复位（低有效） 复用：可编程输入/输出
9	PCM_MCLK_OUT/PIO15	I/O	可编程输入/输出 复用：数字音频时钟
10	PIO6	I/O	可编程输入/输出 复用：SPI_MOSI
11	PIO7	I/O	可编程输入/输出 复用：SPI_MISO
12	PIO8	I/O	可编程输入/输出 复用：SPI_CLK
13	BT_TX/PIO5	I/O	串口发送 复用：可编程输入/输出
14	BT_RX/PIO4	I/O	串口接收 复用：可编程输入/输出
15	BT_CTS/PIO22	I/O	串口 CTS 复用：可编程输入/输出
16	BT_RTS/PIO23	I/O	串口 RTS 复用：可编程输入/输出
17	LED0/AIO0	O I/O	指示灯 0 复用：通用数字/模拟输入或开漏输出
18	LED1/AIO1	O I/O	指示灯 1 复用：通用数字/模拟输入或开漏输出
19	LED2/AIO2	O I/O	指示灯 2 复用：通用数字/模拟输入或开漏输出
20	PIO3	I/O	可编程输入/输出
21	PIO2	I/O	可编程输入/输出
22	GND	GND	电源地
23	NC/PIO52	NC I/O	空脚，不接任何线路（BT1026A/B） 可编程输入/输出（BT1026C/D）
24	NC/PIO53	NC I/O	空脚，不接任何线路（BT1026A/B） 可编程输入/输出（BT1026C/D）
25	NC/PIO54	NC I/O	空脚，不接任何线路（BT1026A/B） 可编程输入/输出（BT1026C/D）
26	NC	NC	空脚，不接任何线路
27	PIO20	I/O	可编程输入/输出
28	PIO21	I/O	可编程输入/输出
29	VCHG_SENSE	I	充电电流检测
30	CHG_EXT	I	外部充电电流扩充控制
31	VDD_USB/3.3V_OUT	O	3.3V 输出，当 Pin39 输入为 5V 时
32	GND	GND	电源地
33	VBAT_IN	VDD	电池供电输入，2.7~4.35V
34	SYS_CTRL/PIO0	I I/O	开机脚，比 Pin33 脚延时上电 20 毫秒以上 复用：可编程输入/输出

35	1.8V_OUT	I/O	1.8V输出
36	VDD_IO	VDD	IO 供电脚, 1.7~3.6V
37	USB_DP	USB	USB 数据正极
38	USB_DN	USB	USB 数据负极
39	VCC_CHG	VDD	+5V输入 4.75~5.25
40	MIC_RP	A	麦克风差分输入右声道正极
41	MIC_RN	A	麦克风差分输入右声道负极
42	NC	NC	空脚, 不接任何电路
43	MIC_LP	A	麦克风差分输入左声道正极
44	MIC_LN	A	麦克风差分输入左声道负极
45	MIC_BIAS	VDD	麦克风偏置电压
46	AUDIO_HPR_N/ SPK_RN	A	差分输出右声道负极
47	AUDIO_HPR_P/ SPK_RP	A	差分输出右声道正极
48	AUDIO_HPL_N/ SPK_LN	A	差分输出左声道负极
49	AUDIO_HPL_P/ SPK_LP	A	差分输出左声道正极
50	GND	GND	电源地
51	RF_OUT	RF	外接天线脚
52	GND	GND	电源地

5. 物理接口

5.1. 电源

调节器的瞬态响应很重要。如果模块的电源轨由外部电压源供电, 则所用任何稳压器的瞬态响应应为 $20\mu\text{s}$ 或更短。电源导轨必须快速恢复, 这一点至关重要。

5.2 复位

FSC-BT1026X 从以下几种来源复位:

- 上电复位
- USB充电器连接重置
- 软件配置的看门狗定时器

复位时, 数字 I/O 引脚设置为双向引脚的输入, 输出设置为三态。

注释: 在以下情况下, 也可以通过UART中断符号触发复位:

- 主机接口是任何UART传输
- PSKEY_HOSTIO_UART_RESET_TIMEOUT设置为大于1000的值
在软件的控制下, 还可以使用重启功能。

5.3 电池充电

BT1026X 电池充电模式默认是关闭的。
 模块内置充电电流最高可达 200mA。
 电池充电由模块应用程序控制，有五种充电模式

- 充电保护 (充满电之后)
- 涓流
- 快充
- 标准
- 错误 (当VCC_CHG电压过低, 小于4.75V可能无法充电)

电池充电器的工作模式由电池电压和电流决定，请参见下表和下图。

表 3: 充电模式状态表

Parameter	Battery Charger Enabled	VBAT_SENSE(internal)
Off	No	X
Trickle charge	Yes	>0 and <V _{fast}
Fast charge	Yes	>V _{fast} and <V _{float}
Standby	Yes	I _{term} ^(a) and >(V _{float} - V _{hyst})
Error	Yes	>(VCC_CHG - 50mV)

(a) I_{term} is approximately 10% of I_{fast} for a given I_{fast} setting

下图显示了模式到模式的转换电压。 这些电压是固定的并已校准。 模式之间的转换可以随时发生。

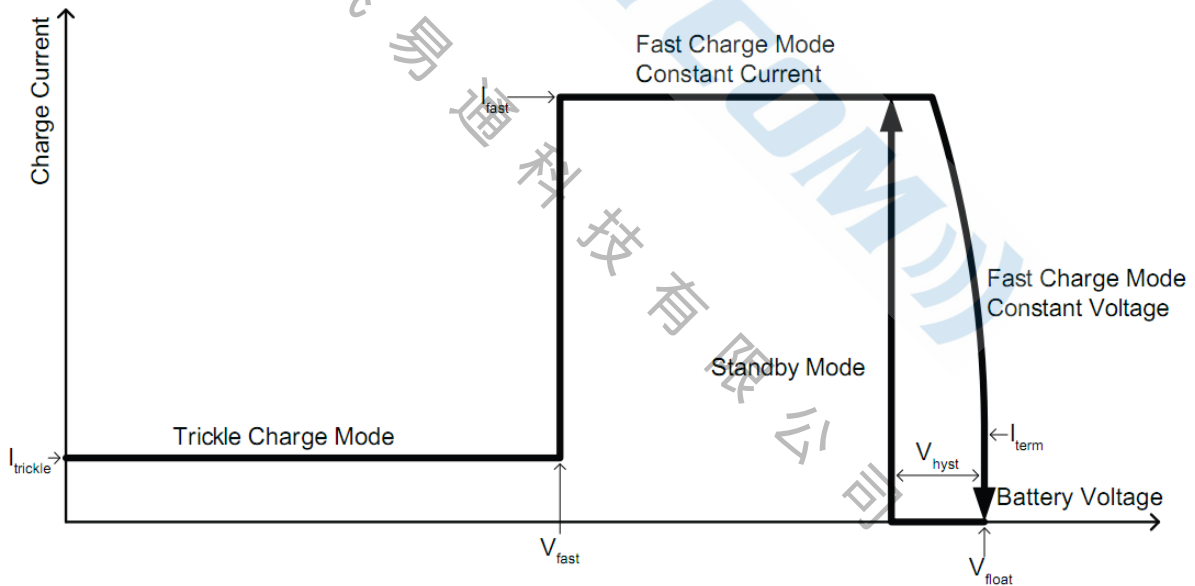


图 3: 电池充电器模式转换图

5.4 通用模拟 IO

FSC-BT1026X 最多 5 个通用模拟接口引脚 AIO0 (含 3 个复用的 LED 脚)。

5.5 通用数字 IO

FSC-BT1026X提供最多20条可编程双向I/O PIO。

5.6 RF 接口

对于此模块，可选择内置或外置天线。选择外置的用户可以将 50ohm 天线直接连接到 RF 端口。

- 2402 - 2480 MHz 蓝牙 5.1 双模 (Classic BT 和 BLE)；空中数据速率为 1 Mbps 至 3 Mbps
- TX 输出功率为+ 9dBm (MAX)
- 接收器可实现最大灵敏度-100dBm @ BLE 或-97dBm @ Classic BT

5.7 串行接口

5.7.1 UART 接口

FSC-BT1026X 提供了一个通道的通用异步收发器 (UART) (全双工异步通信)。UART 控制器对从外设接收的数据执行串行到并行转换，并对从 CPU 传输的数据执行并行到串行转换。每个 UART 控制器通道支持十种中断类型。

这是用于与其他串行设备通信的标准 UART 接口。UART 接口提供了一种使用 RS232 协议与其他串行设备进行通信的简单机制。

当模块连接到另一个数字设备时，UART_RX 和 UART_TX 在两个设备之间传输数据。其余两个信号 UART_CTS 和 UART_RTS 可用于实现 RS232 硬件流控制，其中两个均为低电平有效指示器。

该模块的输出为 3.3V CMOS 逻辑电平 (跟踪 VCC)。必须添加电平转换，才能与符合 RS-232 电平的接口连接。

一些串行实现将 CTS 和 RTS 链接在一起，以消除握手需求。除了测试和原型制作，我们不建议链接 CTS 和 RTS。如果这些引脚被链接，并且当 FSC-BT1026X 取消激活其 RTS 信号时主机发送数据，则存在内部接收缓冲区溢出的巨大风险，这有可能导致内部处理器崩溃。这会断开连接，并可能需要重新启动电源以重置模块。我们建议您遵守正确的 CTS / RTS 握手协议，以确保正常运行。

表 4: 可能的 UART 设置

参数	可能的值	
波特率	最小值	1200 baud ($\leq 2\%$ Error)
	标准值	115200bps ($\leq 1\%$ Error)
	最大值	4Mbaud ($\leq 1\%$ Error)
流量控制	RTS/CTS, or None	
平价	None, Odd or Even	
停止位数	1 / 2	
每通道位数	8	

将模块连接到主机时，请确保遵循。

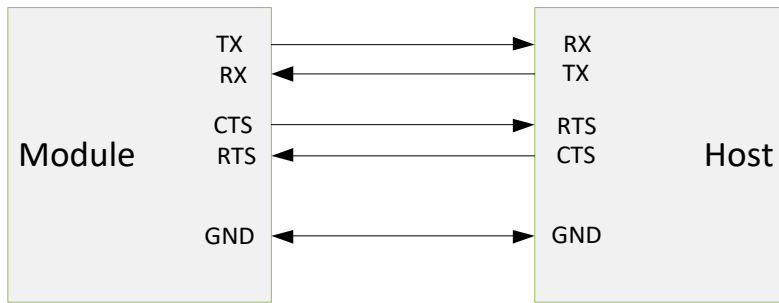


图 4: UART 连接

收到中断信号后，UART 接口将 FSC-BT1026X 复位。中断由 UART_RX 端子上的连续逻辑低电平（0V）标识，如下图所示。如果 t_{BRK} 大于 PSKEY_HOSTIO_UART_RESET_TIMEOUT 定义的值，则会发生复位。此功能使主机可以将系统初始化为已知状态。另外，FSC-BT1026X 可以发出中断字符以唤醒主机。



图 5: 中断信号

当 FSC-BT1026X 保持复位状态时，UART 接口为三态。这使用户可以将其他设备连接到物理 UART 总线。此方法的局限性在于，当 FSC-BT1026X 复位无效时，所有连接到该总线的设备都必须进入三态，并且固件开始运行。

5.7.2 I²C 接口

FSC-BT1026X 包含一个可配置的 I²C 接口。

I²C 是两线双向总线，它提供了一种简单而有效的设备间数据交换方法。I²C 标准是真正的多主机总线，包括冲突检测和仲裁功能，如果两个或多个主机试图同时控制总线，则可以防止数据损坏。

数据在主机和从机之间以字节为单位同步传输到 SDA 线上的 SCL。每个数据字节为 8 位长。每个数据位都有一个 SCL 时钟脉冲，其中 MSB 首先被发送。每个传送的字节后都有一个应答位。在 SCL 的高电平期间对每个位进行采样；因此，只能在 SCL 的低电平期间更改 SDA 线路，并且必须在 SCL 的高电平期间保持稳定。SCL 为高电平时，SDA 线上的跳变被解释为命令（START 或 STOP）。有关 I²C 总线时序的更多详细信息，请参考下图。

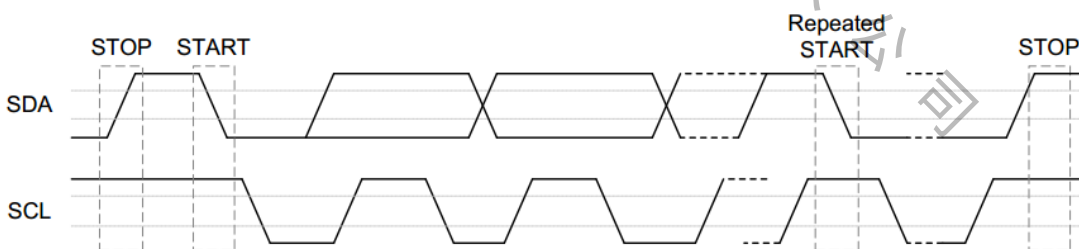


图 6: I²C 时序

器件的片上 I²C 逻辑提供了满足 I²C 总线标准模式规范的串行接口。I²C 端口自动处理字节传输。I²C 硬件通过两个引脚 SDA 和 SCL 连接到 I²C 总线。I²C 操作需要上拉电阻，因为它们是漏极开路引脚。当 I/O 引脚用作 I²C 端口时，用户必须事先将引脚功能设置为 I²C。

5.7.3 USB 接口

FSC-BT1026X 具有一个全速（12Mbps）USB 接口，用于与其他兼容的数字设备进行通信。FSC-BT1026X 上的 USB 接口用作 USB 外设，响应来自主控主机的请求。

FSC-BT1026X 支持通用串行总线规范，修订版 v2.0（USB v2.0 规范）和 USB 电池充电规范，可从 <http://www.usb.org> 获得。有关如何在 FSC-BT1026X 上集成 USB 接口的更多信息，请参见《蓝牙和 USB 设计注意事项应用说明》。

除了描述 USB 基础知识和体系结构，应用笔记还描述了：

- 高和低总线供电配置的配电
- 用于自供电配置的配电，包括 USB VBUS 监视（当 VBUS > 3.1 时）
- USB 枚举
- 电源和数据线的电气设计准则，以及 PCB 轨道和铁氧体磁珠的影响
- USB 挂起支持
- USB 电池充电，它描述了电池没电，充电电流，挂起模式下的充电以及 USB VBUS 电压注意事项
- 不使用接口时的 USB 端接
- 内部模块，认证和不符合规范的操作

5.8 LED 驱动

FSC-BT1026X 包括一个 3-pad 同步的 PWM LED 驱动器，用于驱动 RGB LED 以产生多种颜色。所有 LED 均由固件控制。

端子是漏极开路输出，因此必须将 LED 从正电源轨连接到焊盘并与限流电阻器串联。

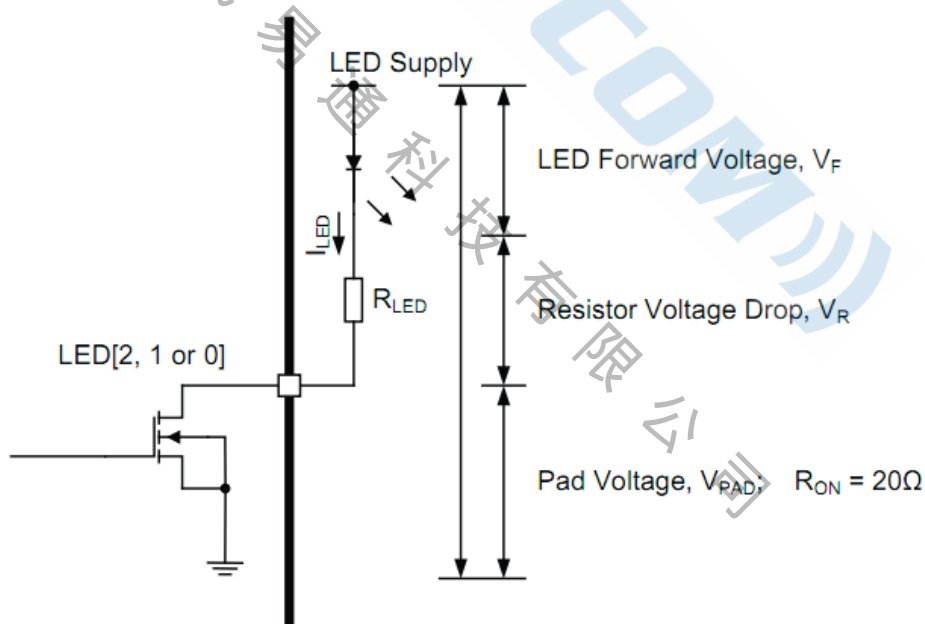


图 7: LED 等效电路

如果需要通过 LED 的已知电流值来提供特定的发光强度，则可以计算 R_{LED} 的值。

$$I_{LED} = \frac{V_{DD} - V_F}{R_{LED} + R_{ON}}$$

为了使 LED 焊盘充当电阻，外部串联电阻 R_{LED} 必须使跨接的电压降 V_R 保持 V_{PAD} 低于 0.5V。

$$VDD=V_F+V_R+V_{PAD}$$

注释:

LED 电流会增加总电流。 保守的 LED 选择可延长电池寿命。

5.9 Audio 接口

音频接口电路包括:

- 单模拟麦克风输入和双模拟线路输入
- 双模拟音频输出
- 1 个数字麦克风输入
- 1 组可配置的 I2S 接口
- 可配置的 SPDIF 输入/输出接口

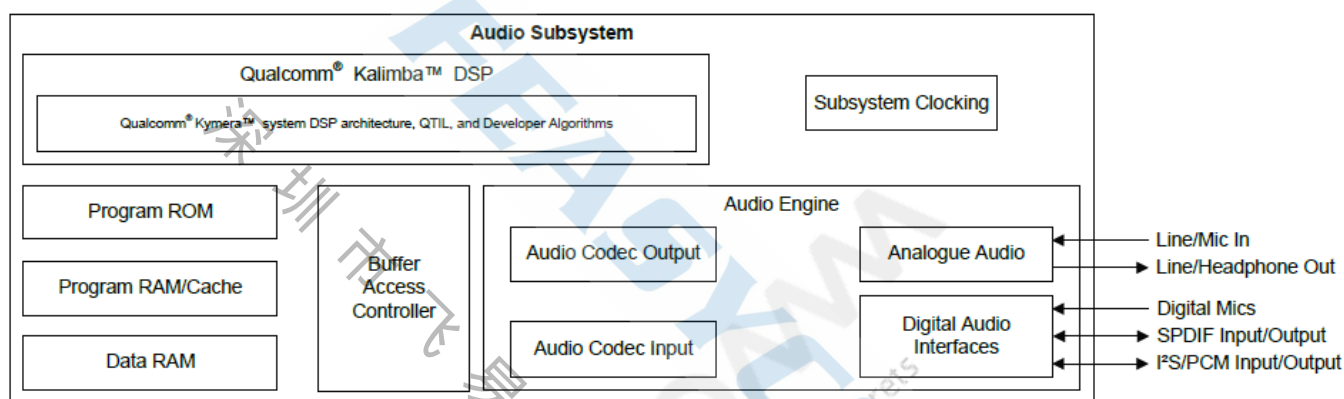


图 8: 音频接口

5.9.1 音频输入输出

音频输入电路包括 2 个独立的 24 位高质量 ADC 通道:

- 可编程为立体声或双单声道输入
- 1 个输入可编程为麦克风或线路输入
- 每个通道可以连接为单端或全差分
- 每个通道都有一个模拟和数字可编程增益级

音频输出电路包括一个双差分 A-B 类输出级。

注释: FSC-BT1026X 设计用于差分音频输出。 如果需要单端音频输出, 使用外部差分单端转换器。

5.9.2 音频编解码接口

该接口具有以下功能:

- 语音和音频频带的立体声和单声道模拟输出
- 语音和音频频带的立体声和单声道模拟输入

注释: 为避免与立体声操作有关的任何混淆, 此数据表明确指出了左侧和右侧音频输出的右声道。 关于音

频输入，软件 and 任何寄存器，通道 0 或通道 A 代表左声道，声道 1 或 B 代表右声道。

音频编解码器框图

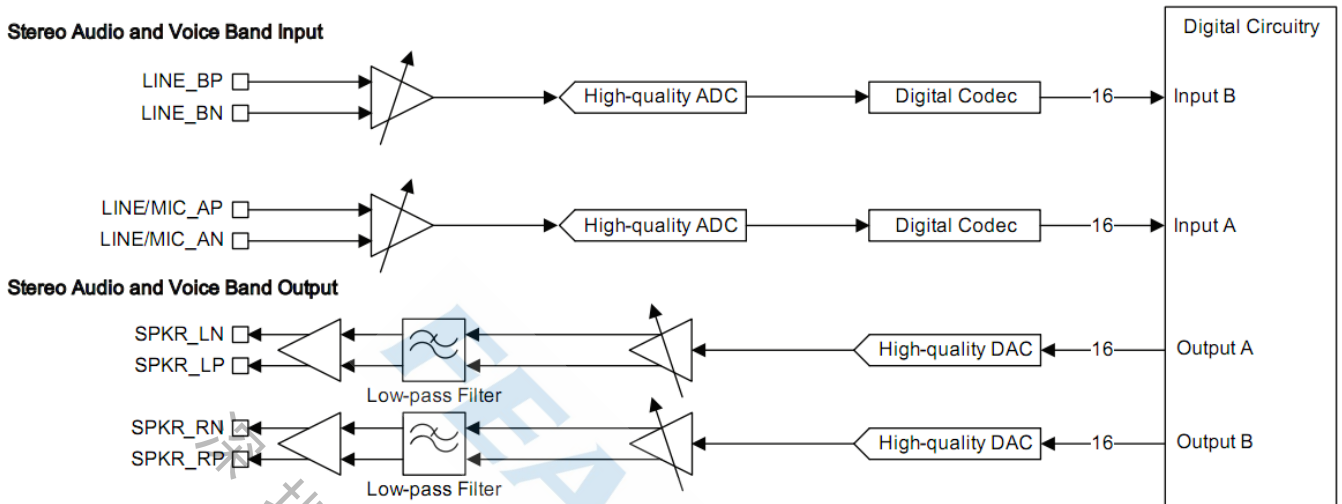


图 9: 音频编解码器输入和输出级

FSC-BT1026X 音频编解码器在模拟信号路径中采用全差分架构，这种架构可降低共模噪声灵敏度，并具有良好的电源抑制性能，同时有效地使信号幅度加倍。它采用双电源供电，音频电路为 VDD_AUDIO（内部），音频驱动器电路为 VDD_AUDIO_DRV（内部）。

ADC

FSC-BT1026X 包含 2 个高质量 ADC

- 每个 ADC 都有一个二阶 Sigma-Delta 转换器。
- 每个 ADC 是具有相同功能的独立通道。
- 每个通道都有一个模拟和数字增益级。

ADC 采样率选择

每个 ADC 支持以下预定义的采样率，尽管其他速率是可编程的，例如 40kHz:

- 8kHz
- 16kHz
- 32kHz
- 44.1kHz
- 48kHz
- 96kHz

ADC 音频输入增益

下图显示 FSC-BT1026X 音频输入增益包括：

- 基于前置放大器和模拟增益放大器的模拟增益级
- 数字增益级

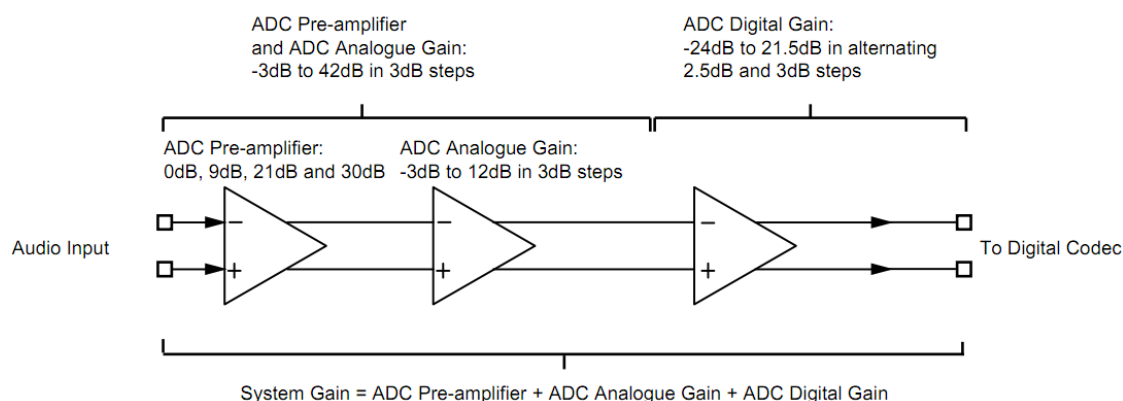


图 10: 音频输入增益

ADC 前置放大器和模拟/数字增益

ADC 输入的增益可以在 -27 dB 至 63.5 dB 的步长范围内进行配置，使其适合于线路和麦克风输入电平。0 dB 是 1600 mV 峰峰值输入。

ADC 输入阻抗的标称值为 6kΩ，除非当它变为 12kΩ 时选择了 0 dB 的前置放大器增益。如果禁用了输入前置放大器，则输入阻抗将在 6kΩ 至 34kΩ 之间变化，具体取决于增益选择。在正常操作中，输入前置放大器被使能。

VM 流连接的呼叫会自动选择 ADC 内的增益分配，以实现最佳性能。或者，可以设置各个增益级。

ADC 数字增益

ADC 内部的数字增益级在 -24dB 至 21.5dB 之间变化，请参见下表。还有一个具有 9 位增益设置的精细增益接口，允许以 1/32 的步长改变增益，有关更多信息，请联系飞易通。固件控制音频输入增益。

表 5: ADC 音频输入增益率

数字增益选择值	ADC 数字增益设置 (dB)	数字增益选择值	ADC 数字增益设置 (dB)
0	0	8	-24
1	3.5	9	-20.5
2	6	10	-18
3	9.5	11	-14.5
4	12	12	-12
5	15.5	13	-8.5
6	18	14	-6
7	21.5	15	-2.5

ADC Digital IIR Filter

ADC 包含 2 个集成的抗混叠滤波器：

- 适合音乐 (> 44.1kHz) 的长 IIR 滤波器
- G.722 滤波器是一种数字 IIR 滤波器，可改善符合 G.722 要求的阻带衰减（这是 8kHz / 16kHz /

语音的最佳选择)
有关更多信息，请联系飞易通。

DAC

DAC 组成:

- 每个 DAC 都有一个四阶 Sigma-Delta 转换器。
- 每个 DAC 是具有相同功能的独立通道。
- 每个通道都有一个模拟和数字增益级。

DAC 采样率选择

每个 DAC 支持以下采样率:

- 8kHz
- 11.025kHz
- 16kHz
- 22.050kHz
- 32kHz
- 40kHz
- 44.1kHz
- 48kHz
- 96kHz
- 192kHz

DAC 增益

DAC 输出具有两个增益级，一个数字级，后面是一个模拟级。数字增益在 -24 dB 至 21.5 dB 之间变化，模拟增益在 0 dB 至 -21 dB 之间，从而使总范围在 -45 dB 至 21.5 dB 之间。

VM 流连接的呼叫会自动选择 DAC 内的增益分配，以实现最佳性能。或者，可以设置各个增益级。

表 6: DAC 数字增益率选择

数字增益选择值	DAC 数字增益设置 (dB)	数字增益选择值	DAC 数字增益设置 (dB)
0	0	8	-24
1	3.5	9	-20.5
2	6	10	-18
3	9.5	11	-14.5
4	12	12	-12
5	15.5	13	-8.5
6	18	14	-6
7	21.5	15	-2.5

表 7: DAC 模拟增益率选择

模拟增益选择值	DAC 模拟增益设置 (dB)	模拟增益选择值	DAC 模拟增益设置 (dB)
7	0	3	-12
6	-3	2	-15
5	-6	1	-18
4	-9	0	-21

DAC 数字 FIR 滤波器

DAC 包含具有以下模式的集成数字 FIR 滤波器：

- 默认的长 FIR 滤波器在 $\geq 44.1\text{kHz}$ 时可获得最佳性能。
- 较短的 FIR 以减少延迟。
- 符合 G.722 的窄 FIR（在 Nyquist 急剧下降）。最适合 $8\text{kHz} / 16\text{kHz}$ 。

5.9.3 麦克风偏置发生器

FSC-BT1026X 包含一个独立的低噪声麦克风偏置发生器。推荐使用麦克风偏置发生器来偏置驻极体电容麦克风。

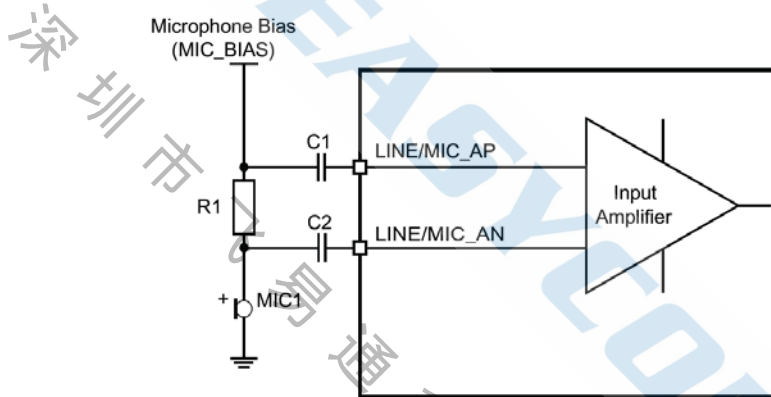


图 11: 麦克风偏置

麦克风偏置发生器可提供标称值为 1.8V 或 2.6V 的可选输出电压，并从 VBAT 或 VOUT_3V3 获取其功率。无需输出电容器。

偏置电阻 $R1$ 应与麦克风负载阻抗匹配，通常为 $2.2\text{k}\Omega$ 。 $C1$ 和 $C2$ 通常为 $100/150\text{ nF}$ ，以使低音滚降以限制麦克风上的风噪声。

麦克风偏置发生器的最大压降为 300 mV ，如果 VBAT 降至以下（选定的输出电压 - 压降电压），则输出电压将降至规格以下。发生器将继续运行，但噪声性能会降低。

5.9.4 线路输入

下图显示了 2 条用于线路输入操作的电路，并显示了差分或单端输入的连接。

在线路输入模式下，引脚的接地阻抗根据输入增益设置在 $6\text{k}\Omega$ 至 $34\text{k}\Omega$ 之间变化。

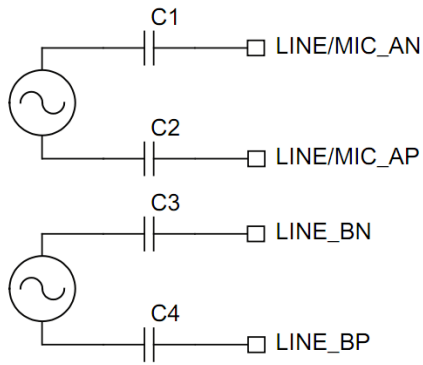


图 12: 差分输入

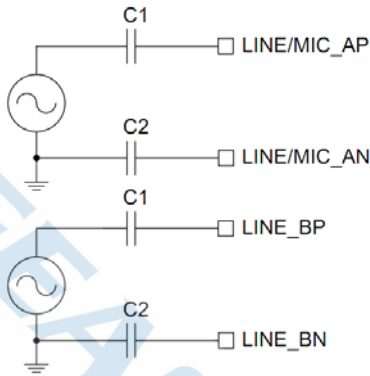


图 13: 单端输入

5.9.5 输出级

输出级数字电路将信号从每个样本的 16 位，可变采样频率的线性 PCM 转换为比特流，然后馈入模拟输出电路。

模拟输出电路包括 DAC，具有增益设置的缓冲器，低通滤波器和 AB 类输出级放大器。

下图显示，左声道的 SPKR_LN 和 SPKR_LP 之间以及右声道的 SPKR_RN 和 SPKR_RP 之间的输出可用作差分信号。

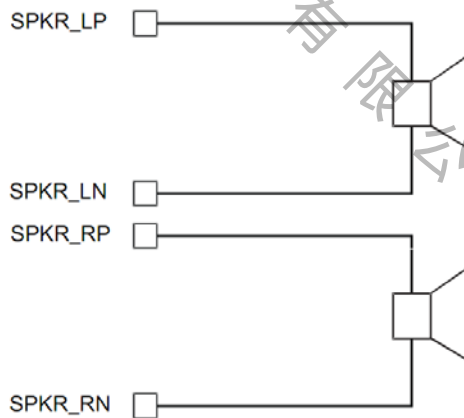


图 14: 喇叭输出

5.9.6 I²S 接口

FSC-BT1026X 通过其行业标准的 I²S 数字音频接口（左对齐或右对齐）支持 I²S 输入和输出。

FSC-BT1026X 支持多种复用 PCM 的数据格式。有关更多详细信息，请联系 QTIL。在 PCM 模式下，以下引脚名称适用于功能映射。

表 8: PCM 接口上的数字音频总线接口的复用功能

I2S 脚	PCM 功能
I2S_SD_OUT	PCM_OUT
I2S_SD_IN	PCM_IN
I2S_WS	PCM_SYNC
I2S_SCK	PCM_CLK

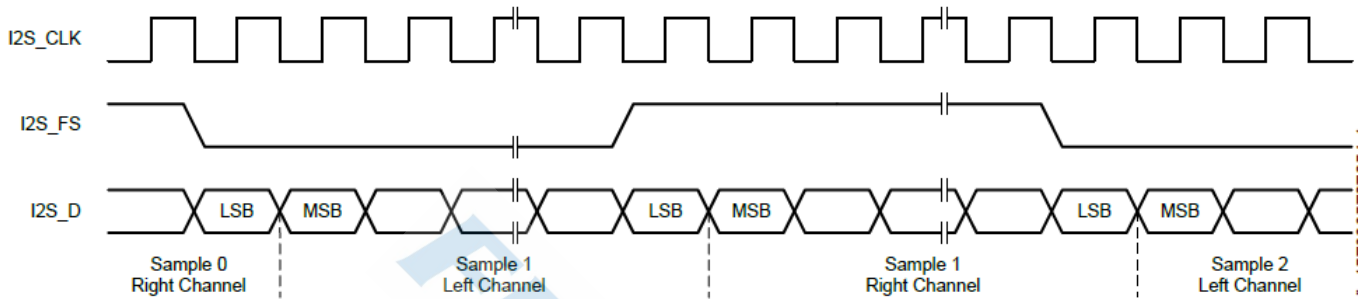


图 15: 数字音频接口模式

表 9: I2S/PCM 从机模式时序符号

参数	最小值	典型	最大值	单位
$t_{hsciksynch}$ - Hold time from PCM_CLK low to PCM_SYNC high	5	-	-	ns
$t_{susciksynch}$ - Set-up time for PCM_SYNC high to PCM_CLK low	15	-	-	ns
$t_{dscikhout}$ - Delay time from PCM_CLK high to PCM_OUT valid data	-	-	20	ns
t_{dpoutz} - Delay time from PCM_CLK high to PCM_OUT data line high impedance	-	-	20	ns
$t_{supinsckl}$ - Set-up time for PCM_IN valid to PCM_CLK low	15	-	-	ns
$t_{hpinsckl}$ - Hold time for PCM_CLK low to PCM_IN invalid	5	-	-	ns

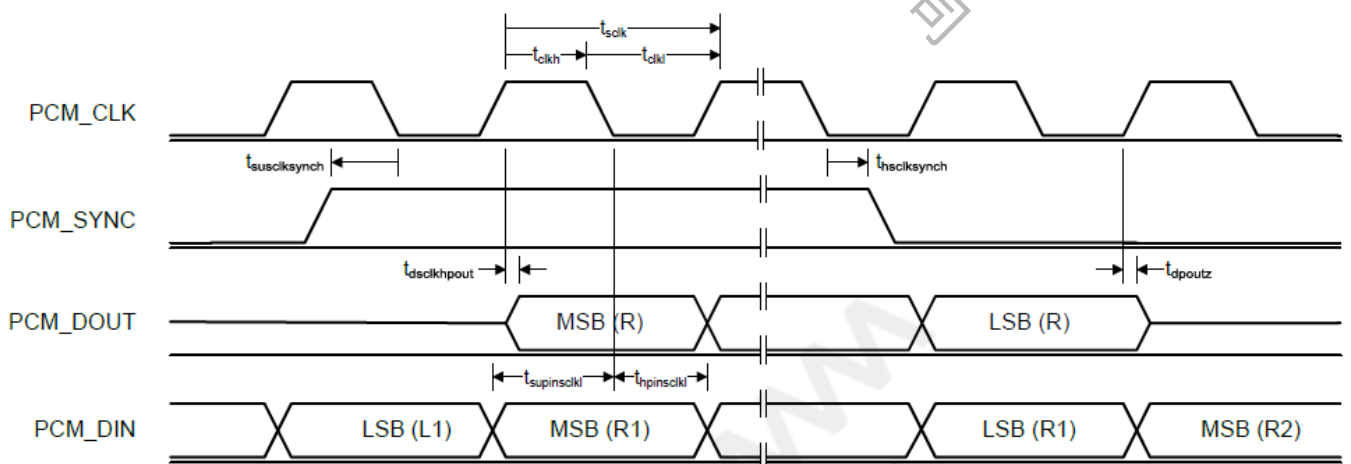


图 16: 数字音频接口从机时序

表 12: I2S/PCM 主模式时序符号

参数	最小值	典型	最大值	单位
$t_{dmclksynch}$ - Delay time from PCM_CLK high to PCM_SYNC high	-	-	20	ns
$t_{dmclkpout}$ - Delay time from PCM_CLK high to PCM_OUT valid data	-	-	20	ns
$t_{dmclksyncl}$ - Delay time from PCM_CLK high to PCM_SYNC low	-	-	20	ns
$t_{dmclhpoutz}$ - Delay time from PCM_CLK high to PCM_OUT high impedance	-	-	20	ns
$t_{supinckl}$ - Set-up time for PCM_IN valid to PCM_CLK low	-	-	20	ns
$t_{hpinckl}$ - Hold time for PCM_CLK low to PCM_IN invalid	0	-	-	ns

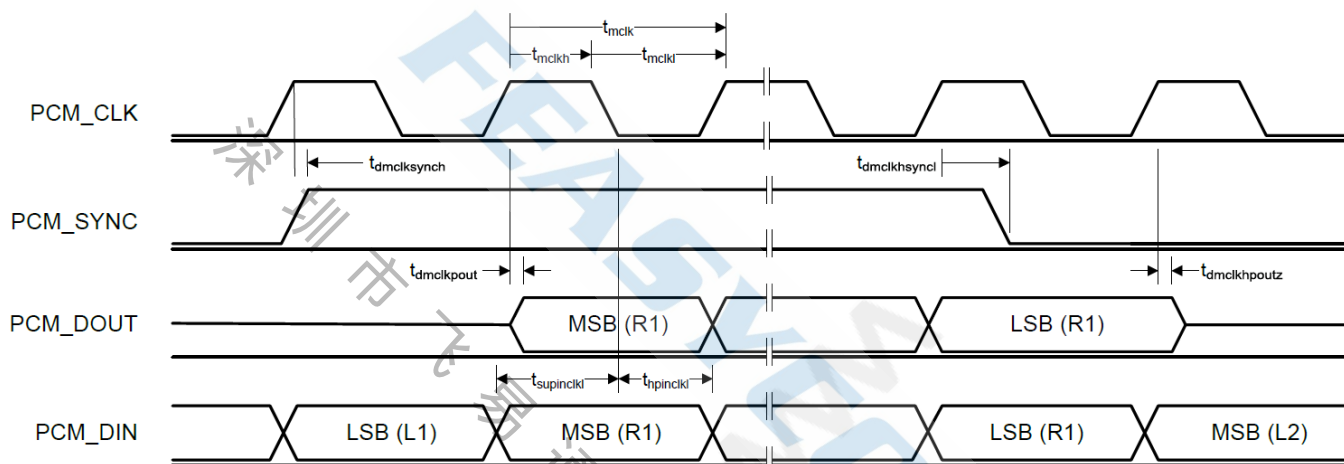


图 17: 数字音频接口主机时序

5.10 编程和调试接口

重要注释:

FSC-BT1026X 提供了一个调试 SPI 接口，用于编程，配置和调试 FSC-BT1026X。

生产中需要访问此接口。确保将 4 个 SPI (MIO5/MOSI/CLK/CSB) 信号和 VBA_IN 和 GND 引出来

尽管通常需要电平转换器电路，但飞易通提供了开发和生产工具使得 PC 机可以通过 SPI 与模块进行通信。所有这些都从飞易通获得。

6. 电气特性

6.1 绝对最大额定值

下表列出了电源电压以及模块数字和模拟引脚上的电压的绝对最大额定值。超过这些值会造成永久性损坏。PIO 引脚的平均输出电流定义为在 100ms 的时间内流经任何相应引脚的平均电流值。PIO 引脚的总平均输出电流定义为在 100ms 的时间内流经所有相应引脚的平均电流值。最大输出电流定义为流经任何相应引脚的峰值电流的值。

表 13: 绝对最大额定值

参数	最小值	最大值	单位
5V (VCC_CHG)	-0.4	+5.75 / 6.50 ^(a)	V
BATTERY (LED 0,1,2)	-0.4	+4.4	V
BATTERY (VBAT_IN)	-0.4	+4.4	V
BATTERY (VREGENABLE)	-0.4	+4.4	V
VDD_USB/3.3V_OUT	-0.4	+3.6	V
VDD_IO	-0.4	+3.6	V
Other terminal voltages	VSS-0.4	VDD+0.4 ≤ 3.60 ^(b)	V
T _{ST} - Storage Temperature	-40	+85	°C

6.2 推荐工作条件

表 14: 推荐工作条件

参数	最小值	典型	最大值	单位
5V (VCC_CHG)	4.75 / 3.10 (a)	5	5.75 / 6.50 (b)	V
BATTERY (LED 0,1,2)	1.10	3.70	4.30	V
BATTERY (VBAT_IN)	2.8	3.3	4.30	V
BATTERY (VREGENABLE)	0	3.3	4.25	V
VDD_USB/3.3V_OUT	3.1	3.3	3.6	V
VDD_IO	1.7	1.8	3.3	V
T _A - Operating Temperature	-40	20	+85	°C

6.3 输入/输出端子特性

6.3.1 数字

表 15: 直流特性(V_{DD} - V_{SS} = 3 ~ 3.6 V, T_A = 25°C)

参数	最小值	典型	最大值	单位
输入电压				
V _{IL} - Standard IO Low level input voltage	-0.4	-	0.4	V
V _{IH} - Standard IO Low level input voltage	0.7XVDD_IO	-	VDD_IO+0.4	V
Tr/Tf	-	-	25	nS

输出电压				
V_{OL} - Low Level Output Voltage, $I_{OL}=4mA$	-	-	0.4	V
V_{OH} - High Level Output Voltage, $I_{OH}=-4mA$	0.7XVDD_IO	-	-	V
Tr/Tf	-	-	5	nS

输入和三态电流				
Strong pull-up	-150	-40	-10	uA
Strong pull-down	10	40	150	uA
Weak pull-up	-5	-1.0	-0.33	uA
Weak pull-down	0.33	1.0	5.0	uA
C_I Input Capacitance	1.0	-	5.0	pF

6.3.2 电池充电

表 16: 电池充电

参数	最小值	典型值	最大值	单位	
电池充电					
Input voltage, VCHG	4.75 / 3.10(a)	5.00	5.75 / 6.50(b)	V	
(a) Reduced specification from 3.1V to 4.75V. Full specification >4.75V.					
(b) Standard maximum input voltage is 5.75V, a 6.50V maximum depends on firmware version and implementation of over-temperature protection software, for more information contact Feasycom.					
涓流模式					
Charge current $I_{trickle}$, as percentage of fast charge current	8	10	12	%	
V_{fast} rising threshold	-	2.9	-	V	
V_{fast} rising threshold trim step size	-	0.1	-	V	
V_{fast} falling threshold	-	2.8	-	V	
快充模式					
Charge current during constant current mode, I_{fast}	Max, headroom >0.55V	194	200	206	mA
	Min, headroom >0.55V	-	10	-	mA
Reduced headroom charge current, as a percentage of I_{fast}	Mid, headroom =0.15V	50	-	100	%
Charge current step size	-	10	-	mA	
V_{float} threshold, calibrated	4.16	4.20	4.24	V	
Charge termination current I_{term} , as percentage of I_{fast}	7	10	20	%	
标准模式					
Voltage hysteresis on VBAT_IN, V_{hyst}	100	-	150	mV	

错误模式				
Headroom(a) error falling threshold	-	50	-	mV

(a) Headroom = VCC_CHG – VBAT_IN

6.3.3 USB

表 17:USB

参数	最小值	典型	最大值	单位
3V3_USB for correct USB operation(internal)	3.10	3.30	3.60	V
输入阈值				
V _{IL} - input logic level low	-	-	0.3X3V3_USB	V
V _{IH} - input logic level high	0.7X3V3_USB	-	-	V
正确端接 USB 电缆的输出电压电平				
V _{OL} - output logic level low	0	-	0.2	V
V _{OH} - output logic level high	2.8	-	3V3_USB	V

6.3.4 LED 驱动器

表 18: LED驱动器

参数	最小值	典型	最大值	单位
Current, I _{PAD} - High impedance state	-	-	5	uA
Current, I _{PAD} -Current sink state	-	-	50	mA
LED pad voltage, V _{PAD} _{PAD} = 10mA	-	-	0.55	V
V _{OL} output logic level low ^a	-	0	-	V
V _{OH} output logic level high ^a	-	0.8	-	V
V _{IL} input logic level low	-	-	0.4	V
V _{IH} input logic level high	1	-	-	V

a LED output port is open-drain and requires a pull-up

6.4 立体声编解码器

6.4.1 模数转换器

表 19:模数转换

Parameter	Cconditions	Min	Type	Max	Unit
Resolution	-	-	-	16	Bits
Output Sample Rate, F _{sample}	-	8	-	96	KHz

Input level			-		2.4	V_{pk-pk}
Input impedance	0 dB to 24 dB analog gain			20		$K\Omega$
	27 dB to 39 dB analog gain			10		$k\Omega$
SNR	$f_{in} = 1kHz$	Single	-	101	-	dBA
	48KHz	differential	-	100	-	dBA
	A-Weighted					
	THD+N < 0.1%					
	2.4V _{pk-pk} input (0dB gain)					
THD+N	$f_{in} = 1kHz$	Single	-	-85	-	dB
	48KHz	differential	-	-91	-	dB
	A-Weighted					
	THD+N < 0.1%					
	2.4V _{pk-pk} input (0dB gain)					
Digital gain	Digital gain resolution = 1/32		-24	-	21.5	dB
Analogue gain	3dB steps		-	-	39	dB
Stereo separation (crosstalk)			80	-	-	dB

6.4.2 数模转换器

表20:数模转换器

Parameter	Cconditions		Min	Type	Max	Unit
Resolution	-		-	-	16	Bits
Input Sample Rate, F_{sample}	-		8	-	96	KHz
SNR	$f_{in} = 1kHz$	F_{sample} Load				
	B/W = 20Hz->20KHz	48kHz 32 Ω	-	101	-	dBA
	A-Weighted 0dBFS input					
THD+N	$f_{in} = 1kHz$	F_{sample} Load	-			
	B/W = 20Hz->20kHz	48kHz 32 Ω	-	-90.5	-	dB
	0dBFS input					
Digital gain	Digital gain resolution = 1/32		-24	-	21.5	dB
Stereo separation (crosstalk)			80	-	-	dB

6.5 附加 ADC

表 21: 附加 ADC

参数		最小值	典型	最大值	单位
Resolution		-	-	10	Bits
Input voltage range (a)		0	-	1.854	V
Accuracy (Guaranteed monotonic)	INL	-3	-	3	LSB
	DHL	-1	-	2	LSB

Offset	-1	-	1	LSB
Gain error	-1	-	1	%
Input bandwidth	-	100	-	KHz
Conversion time	0	10	0	uS
(a) LSB size = 1.854V/1023				

6.6 麦克风偏置发生器

表 22: 麦克风偏置发生器

Parameter	Min	Type	Max	Unit
Output voltage (Tunable, step = 0.1 V)	1.5	-	2.1	V
Output current capability	0.07	-	3.0	mA
Output noise (B/W = 20 Hz → 20 kHz Unweighted)	4.5	5.1	7.3	uVrms
Crosstalk Between Microphones (Using recommended application circuit)	-	80	-	dB
Load capacitance (From parasitic PCB routing and package)	-	-	0.1	nF

6.7 功耗(待定)

表 23: 功耗

角色	连接	数据包类型	平均电流	单位
N/A	Deep sleep With UART host connection	-	63	uA
N/A	Page scan Page = 1280 ms interval Window = 11.25 ms	-	243	uA
N/A	Inquiry and page scan Inquiry = 1280 ms interval Page = 1280 ms interval Window = 11.25 ms	-	441	uA
Master	ACL No traffic	DH1	4.89	mA
Master	ACL File transfer	DH1	7.21	mA
Master	ACL Sniff = 500 ms, 1 attempt, 0 timeout	DH1	150	uA
Master	ACL Sniff = 1280 ms, 8 attempts, 1 timeout	DH1	126	uA
Master	SCO Sniff = 100 ms, 1 attempt, PCM	HV3	9.37	mA
Master	SCO Sniff = 100 ms, 1 attempt, mono audio codec	HV3	11.69	mA
Master	eSCO Setting S3, sniff = 100 ms, PCM	2EV3	7.50	mA
Master	eSCO Setting S3, sniff = 100 ms, PCM	3EV3	7.13	mA
Master	eSCO Setting S3, sniff = 100 ms, codec	2EV3	9.81	mA
Master	eSCO Setting S3, sniff = 100 ms, codec	3EV3	9.44	mA
Slave	ACL No traffic	DH1	7.88	mA
Slave	ACL File transfer	DH1	8.89	mA
Slave	ACL Sniff = 500 ms, 1 attempt, 0 timeout	DH1	162	uA
Slave	ACL Sniff = 1280 ms, 8 attempts, 1 timeout	DH1	169	uA
Slave	SCO Sniff = 100 ms, 1 attempt, PCM	HV3	9.71	mA

Slave	SCO	Sniff = 100 ms, 1 attempt, mono audio codec	HV3	12.06	mA
Slave	eSCO	Setting S3, sniff = 100 ms, PCM	2EV3	7.98	mA
Slave	eSCO	Setting S3, sniff = 100 ms, PCM	3EV3	7.62	mA
Slave	eSCO	Setting S3, sniff = 100 ms, codec	2EV3	10.30	mA
Slave	eSCO	Setting S3, sniff = 100 ms, codec	3EV3	9.94	mA
Master	Bluetooth low energy	Connected, 500 ms interval	-	176	uA
Slave	Bluetooth low energy	Connected, 500 ms interval	-	163	uA
N/A	Bluetooth low energy	Non-connec表, 1.28 s, 15 octet, 3 channels	-	99	uA
N/A	Bluetooth low energy	Discoverable, 1.28 s, 15 octet, 3 channels	-	108	uA
N/A	Bluetooth low energy	Discoverable, 1.28 s, 15 octet, 3 channels	-	110	uA
N/A	Bluetooth low energy	Scanning 1.28 s, 11.25 ms, single frequency	-	255	uA

注释：电流消耗值采用以下配置：

- VBAT引脚= 3.7 V
 - RF TX功率设置为0 dBm
 - 如果是eSCO，则不进行RF重发
 - 麦克风和扬声器已断开连接
 - SCO或eSCO通道打开时，音频网关传输静音
 - LED断开
 - AFH 分类主站已禁用
- 这些值不包括 SPI 闪存设备电流。

7. MSL 和 ESD 保护

表 24: MSL 和 ESD

参数	类别	最大额定值
MSL grade(with JEDEC J-STD-020)		MSL 3
Human Body Model Contact Discharge per ANSI/ESDA/JEDEC JS-001	2	2kV(all pins)
Charged Device Model Contact Discharge per JEDEC/EIA JESD22-C101	III	500V (all pins)

7.1 USB 静电放电抗扰度

FSC-BT1026X 在 USB_DP 和 USB_DN 引脚上集成了 ESD 保护，如 IEC 61000-4-2 中所述。

表 25: USB 静电放电防护等级

IEC 61000-4-2 等级	ESD 测试电压 (正负)	IEC 61000-4-2 分类	注释
1	2kV contact / 2kV air	Class 1	规格范围内的正常性能
2	4kV contact / 4kV air	Class 1	规格范围内的正常性能
3	6kV contact / 8kV air	Class 2 or class 3	需要临时降级或操作员干预
4	8kV contact / 15kV air	Class 2 or class 3	需要临时降级或操作员干预

8. 推荐的温度回流曲线

在进行任何回流之前，重要的是要确保模块包装好以防止水分吸收。新包装中包含干燥剂（吸收水分）和湿度指示卡，以显示在储存和运输过程中保持的水平。如果要直接烘烤卡上的单元，请检查以下表 27，并按照 IPC/JEDEC J-STD-033 的说明进行操作。

注释: 注释：运输托盘不能加热到 65° C 以上。如果需要在下表 27 中所示的较高温度下烘烤，则必须从运输托盘中取出模块。

在未超过其使用寿命之前未制造的任何模块，应使用新鲜的干燥剂和新的湿度指示卡重新包装。在 30° C / 60% RH 的环境中，MSL（湿度敏感度级别）3 设备的使用寿命为 168 小时。

表 25: 建议的烘烤时间和温度

MSL	125° C 烘烤温度		90° C / ≤ 5%RH 烘烤温度		40° C / ≤ 5%RH 烘烤温度	
	Saturated @ 30° C / 85%	Floor Life Limit + 72 hours @ 30° C / 60%	Saturated @ 30° C / 85%	Floor Life Limit + 72 hours @ 30° C / 60%	Saturated @ 30° C / 85%	Floor Life Limit + 72 hours @ 30° C / 60%
3	9 hours	7 hours	33 hours	23 hours	13 days	9 days

飞易通表面安装模块的设计易于制造，包括回流焊至 PCB。最终，客户有责任选择合适的焊锡膏，并确保回流期间的炉温符合焊锡膏的要求。飞易通表面贴装模块符合 J-STD-020D1 回流温度标准。焊接曲线取决于各种参数，因此需要针对每种应用进行设置。此处的数据仅用于回流焊指导。

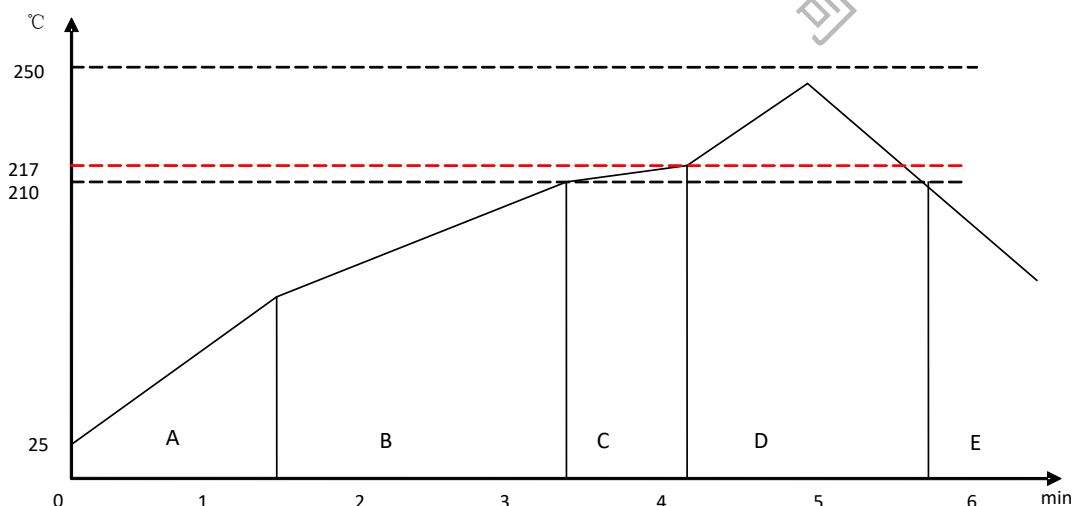


图 18: 典型的无铅回流焊

预热区 (A) -该区以受控速率 (通常为 $0.5 - 2^{\circ}\text{C}/\text{s}$) 升高温度。该区域的目的是将 PCB 板和组件预热至 $120 \sim 150^{\circ}\text{C}$ 。此阶段需要将热量均匀地分配到 PCB 板上, 并完全除去溶剂以减少对组件的热冲击。

平衡区 1 (B) -在此阶段, 助焊剂变软并均匀封装焊料颗粒, 并散布在 PCB 板上, 以防止它们被再次氧化。同样, 随着温度的升高和助焊剂的液化, 每种活化剂和松香也被活化, 并开始消除在每个焊料颗粒和 PCB 板表面上形成的氧化膜。对于该区域, 建议温度为 150° 至 210° , 持续 60 至 120 秒。

平衡区 2 (C) (可选) 为了解决垂直组件问题, 建议将温度保持在 $210 - 217^{\circ}\text{C}$ 约 20 至 30 秒。

回流区 (D) -图中的轮廓是为 Sn / Ag3.0 / Cu0.5 设计的。它可以作为其他无铅焊料的参考。峰值温度应足够高以达到良好的润湿性, 但又不宜过高以致引起组件变色或损坏。焊接时间过长会导致金属间化合物的生长, 从而导致接头变脆。推荐的峰值温度 (T_p) 为 $230 \sim 250^{\circ}\text{C}$ 。当温度高于 217°C 时, 焊接时间应为 30 至 90 秒。

冷却区 (E) -冷却速度应很快, 以保持较小的焊锡晶粒, 从而使焊缝寿命更长。典型的冷却速率应为 4°C 。

9. 机械细节

9.1 机械细节

- 尺寸: $13\text{mm}(\text{W}) \times 26.9\text{mm}(\text{L}) \times 2.2\text{mm}(\text{H})$ Tolerance: $\pm 0.1\text{mm}$

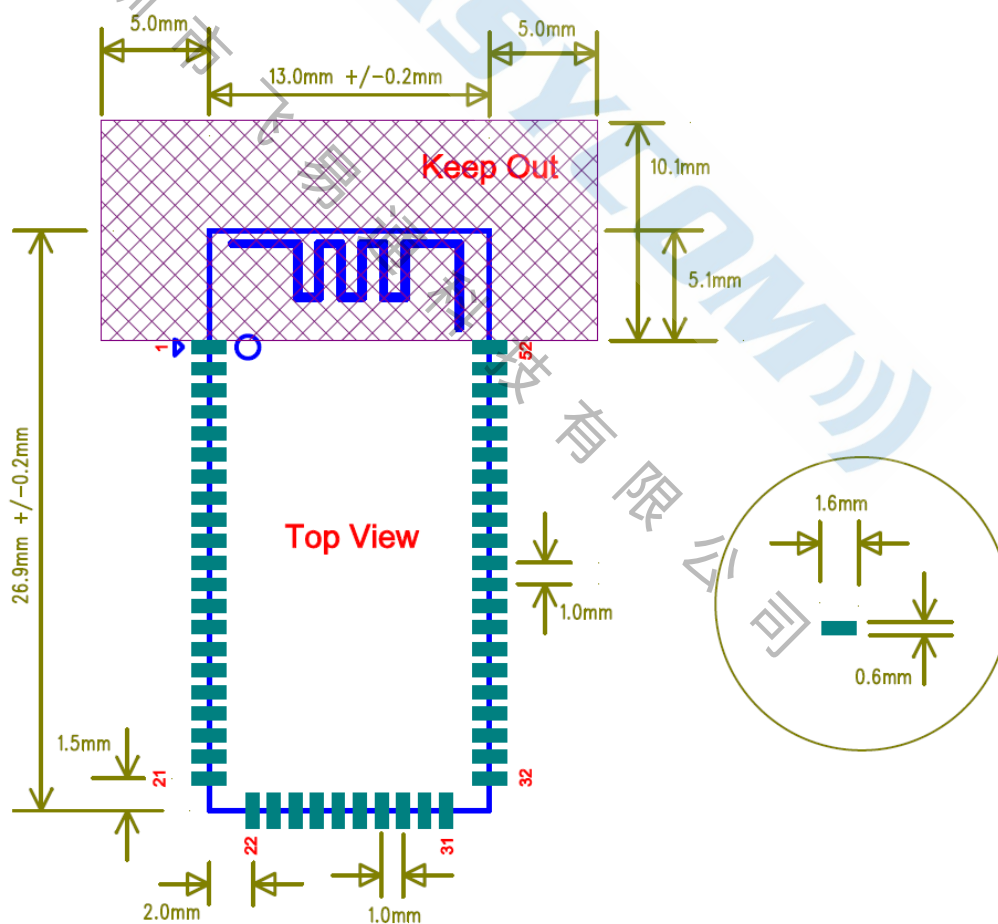


图 19: FSC-BT1026X 封装

10. 硬件设计建议

10.1 焊接建议

FSC-BT1026X 与无铅焊料的工业标准回流曲线兼容。所使用的回流曲线取决于整个组装好的 PCB 的热质量，烘箱的传热效率以及所使用的特定类型的焊膏。请查阅特定焊膏的数据表以了解型材配置。

飞易通将提供以下焊接模块的建议，以确保焊接后模块的焊点和操作的可靠性。由于所使用的回流焊曲线是依赖于工艺和布局的，因此应该逐案研究最佳回流焊曲线。因此，以下建议应作为起点指南。

10.2 布局指南(模块内置天线)

强烈建议使用良好的布局实践来确保模块正常运行。将铜或任何金属放置在靠近天线的位置会影响天线性能，从而恶化天线工作效率。天线周围的金属屏蔽将阻止信号辐射，因此金属外壳不应该与模块一起使用。请在接地区域的边缘使用较多的接地过孔。

主板在下图的黄色区域内应该没有裸金属导体或过孔，因为天线信号辐射区域不应该被铜皮或金属覆盖（平面，走线或过孔）。

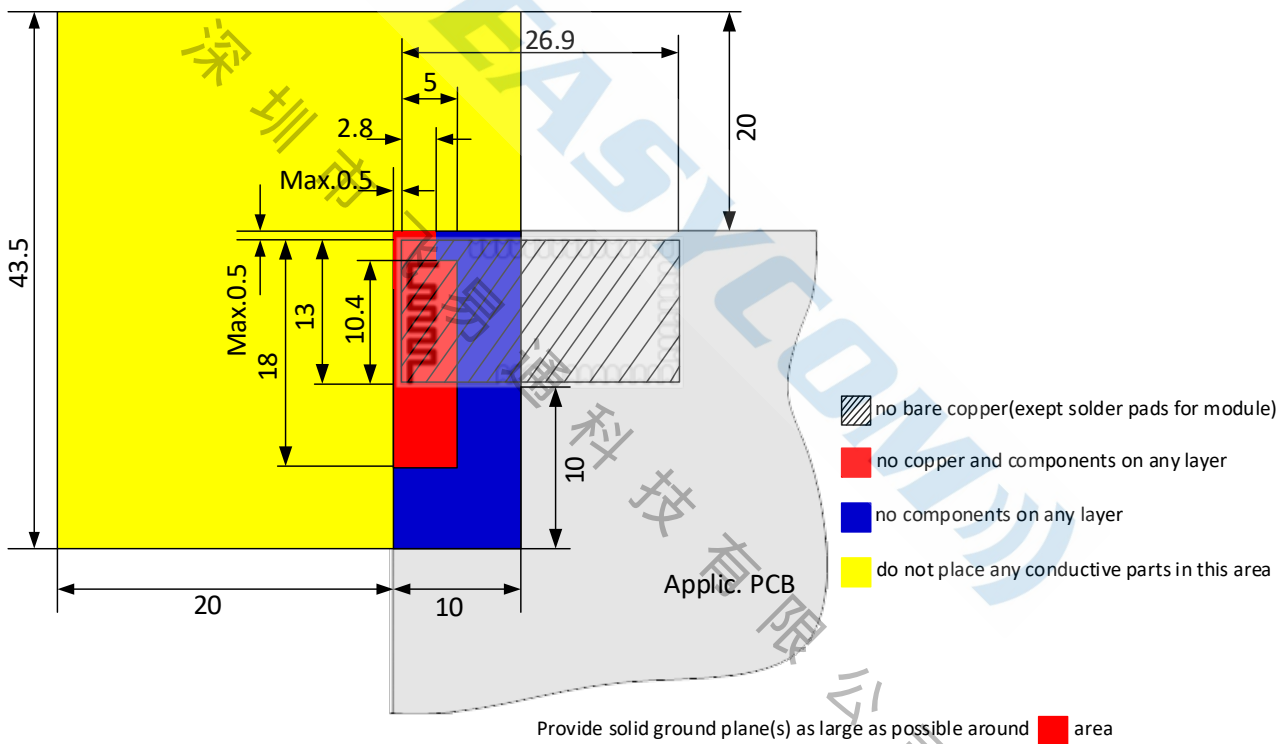


图 20: 禁止铺铜区域 (单位:mm)

以下建议有助于避免设计中出现 EMC 问题。请注意，每种设计都是独一无二的，以下描述不考虑所有基本设计规则，例如避免信号线之间的电容耦合。以下描述旨在避免由模块的 RF 部分引起的 EMC 问题。请慎重考虑，以避免设计中的数字信号出现问题。

确保信号线的回路尽可能短。例如，如果信号通过通孔进入内层，请始终在焊盘周围使用接地通孔。并将它们紧密对称地放置在信号过孔周围。任何敏感信号的走线和回路应该尽量在 PCB 的内层完成。敏感的信号线应该在上面和下面有一个地线包围区域。如果这不可行，请确保返回路径最短（例如，使用信号线旁边的接地线）。

10.3 布局指南(外部天线)

在没有板载天线设计的情况下，模块摆放和 PCB 布局对于优化模块 RF 性能至关重要。从模块的天线端口到外部天线的走线应为 50 欧姆阻抗，并且必须尽可能短，以避免对模块 RF 收发器造成干扰。外部天线和模块的 RF-IN 端口的位置应远离任何噪声源和数字线路。外部天线和 RF-IN 端口之间可能需要一个匹配网络，以更好地匹配阻抗并最小化天线的回波损耗。

如下图所示，模块的 RF 关键电路应与系统板上的任何数字电路明确分开。模块中的所有射频电路都靠近天线端口。对于模块，模块的数字部分则应该是对应系统 PCB 的数字部分。

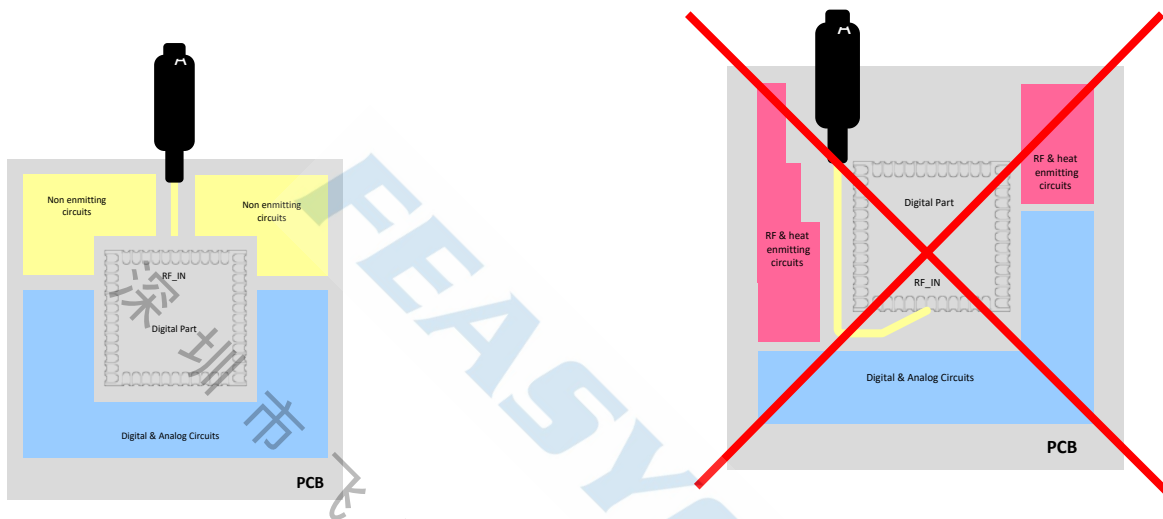


图 21: 将模块放置在系统板上

10.3.1 天线连接和接地平面设计

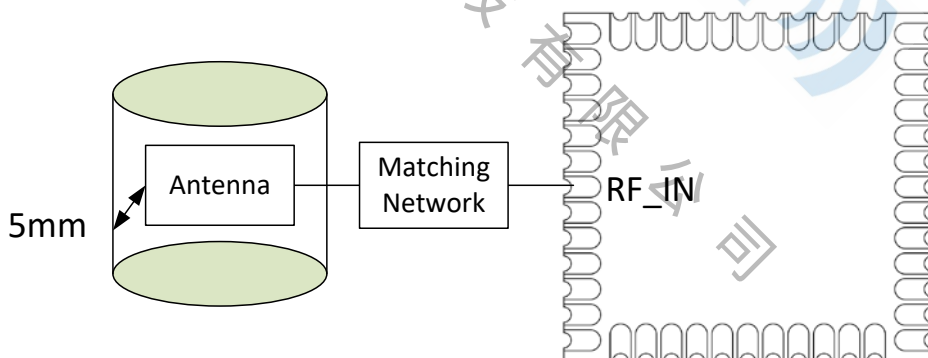


图 22: 从天线位置留出 5mm 的间隙

一般的设计建议是:

- PCB 走线或连线的长度应尽可能短。
- 顶层上的连接和接地区域之间的距离应该至少与电介质厚度一样大。
- 应避免将 RF 靠近系统板的数字部分。
- 为了减少信号损耗，应避免微带线以尖角形式布线。倒角或圆角走线优选于矩形走线; 45 度斜角布线优于纯

90 度布线。

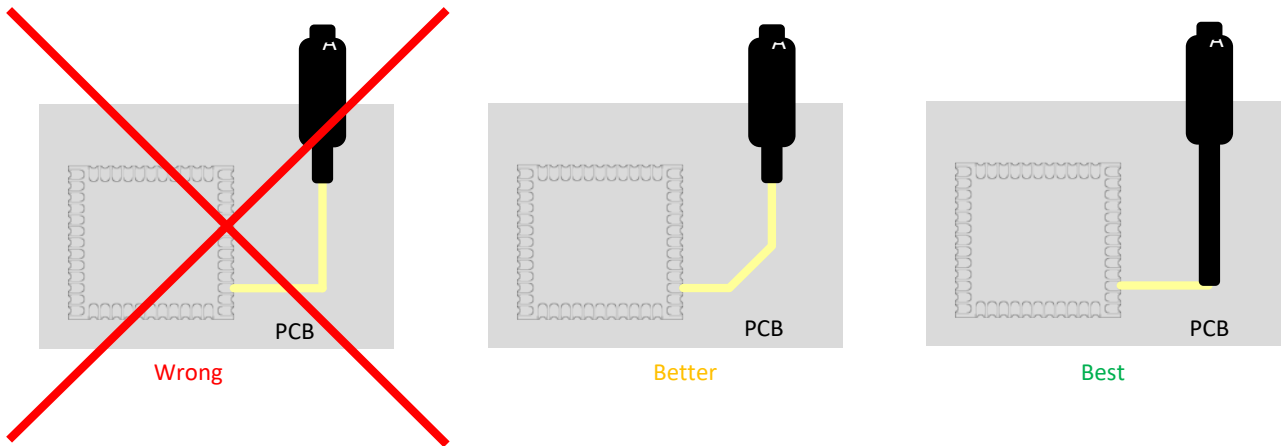


图 23: 推荐的走线连接天线和模块

- 应避免在模块的另外一面布置射频连接。微带线到接收器底部的接地平面的距离非常小，并且具有巨大的公差。因此，这部分走线的阻抗无法控制。
- 尽可能多地使用过孔来连接地平面。

11. 产品包装信息

11.1 默认包装

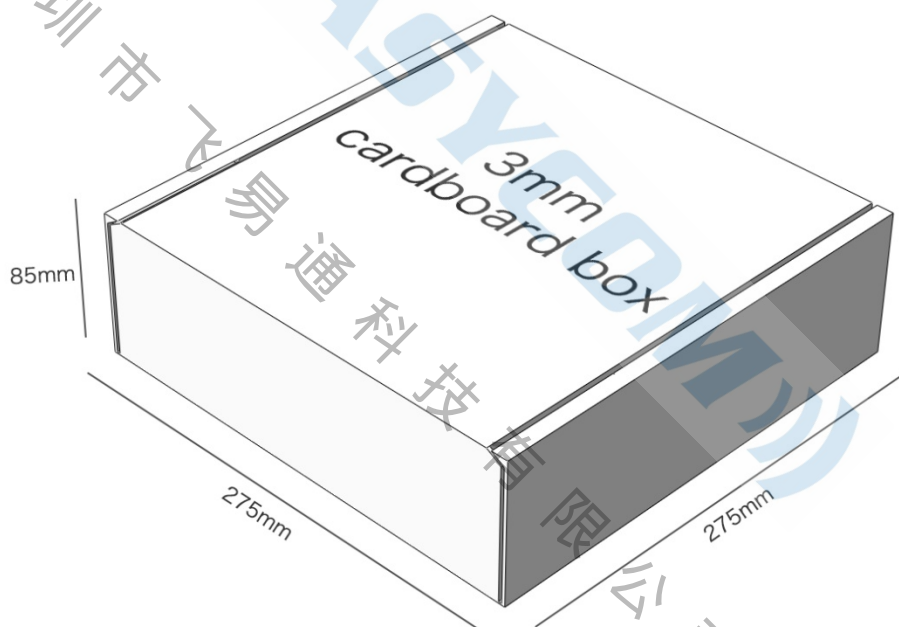
- 托盘真空
- 纸盘尺寸: 180mm * 195mm





图 24: 托盘真空

11.2 包装盒 (可选)



*如果需要其他包装，必须与客户确认

*包装：每箱 2000PCS（最小纸箱包装）

图 25: 包装盒

12. 应用原理图

